

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 2 - 1 6 8 7 0 2

(43) 公開日 平成2年(1990)6月28日

(51) Int. Cl. ⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 P 7/10

H 0 1 P 1/20

H 0 1 P 1/212

審査請求 *

(全 8 頁)

(21) 出願番号 特願平1-217088

(22) 出願日 平成1年(1989)8月23日

(71) 出願人 999999999

株式会社村田製作所

*

(72) 発明者 *

*

(54) 【発明の名称】 誘電体共振器

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

【特許請求の範囲】

(1) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の板状の誘電体を各接合面が当該誘電体共振器の主共振モードにおける電界に対して平行になるように積み重ねた構造をしていることを特徴とする誘電体共振器。

(2) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の相対的に高誘電率で板状の第 1 の誘電体を、それらの間にそれらよりも小さくかつ相対的に低誘電率で板状の第 2 10 の誘電体を介在させて積み重ねた構造をしていることを特徴とする誘電体共振器。

(3) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の鰐状部と、それらを互いの間に隙間をあけて中央部で支える支柱部とを一体化した構造をしていることを特徴とする誘電体共振器。

⑬ 日本国特許庁(JP) ⑭ 特許出願公開
 ⑯ 公開特許公報(A) 平2-168702

⑮ Int. Cl.⁵ 識別記号 庁内整理番号 ⑰ 公開 平成2年(1990)6月28日
 H 01 P 7/10 7741-5 J
 1/20 7741-5 J
 1/212 A 7741-5 J

審査請求 未請求 請求項の数 3 (全8頁)

⑱ 発明の名称 誘電体共振器

⑲ 特 願 平1-217088

⑳ 出 願 平1(1989)8月23日

優先権主張 ㉑ 昭63(1988)8月24日 ㉒ 日本(JP) ㉓ 特願 昭63-210081

㉔ 発 明 者 西 川 敏 夫 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

㉕ 発 明 者 石 川 容 平 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

㉖ 発 明 者 竹 原 耕 一 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

㉗ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

㉘ 代 理 人 弁理士 山本 恵二
 最終頁に続く

明 細 書

1. 発明の名称

誘電体共振器

2. 特許請求の範囲

(1) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の板状の誘電体を各接合面が当該誘電体共振器の主共振モードにおける電界に対して平行になるように積み重ねた構造をしていることを特徴とする誘電体共振器。

(2) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の相対的に高誘電率で板状の第1の誘電体を、それらの間にそれらよりも小さくかつ相対的に低誘電率で板状の第2の誘電体を介在させて積み重ねた構造をしていることを特徴とする誘電体共振器。

(3) 導電性のケース内に誘電体ブロックを収納した誘電体共振器において、当該誘電体ブロックが、複数の円柱部と、それらを互いの間に隙間を

あけて中央部で支える支柱部とを一体化した構造をしていることを特徴とする誘電体共振器。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、例えばマイクロ波フィルタ等に用いられる誘電体共振器に関し、特にそれに含まれる誘電体ブロックの改良に関する。

(従来の技術)

第6図は、従来の誘電体共振器の一例を示す縦断面図である。

この誘電体共振器は、TE₀₁₂モードのもの例であり、導電性の(例えば金属製の)ケース2内に、中央部に貫通孔を有する円柱状の誘電体ブロック6を収納し、これを絶縁物製の支持台4で支持している。

また、ケース2には入出力用のコネクタ8を取り付け、それらからケース2内にループ導体1.0をそれぞれ出し、これと誘電体ブロック6とを磁界結合させるようにしている。

(発明が解決しようとする課題)

ところが上記誘電体ブロック6においては、主共振モードであるTE_{0,0}モードの電磁界分布（即ち、その軸6zに直交する電界分布および軸6z方向の磁界分布）と同時に、それ以外の共振モード、例えばTMモードの電磁界分布も幾分か生じ、これがスプリアスの原因になっている。

そこでこの発明は、このようなスプリアスを抑圧することができるようにした誘電体共振器を提供することを主たる目的とする。

（課題を解決するための手段）

この発明の誘電体共振器は、その誘電体ブロックが、①複数の板状の誘電体を各接合面が当該誘電体共振器の主共振モードにおける電界に対して平行になるように積み重ねた構造をしている、②あるいは複数の相対的に高誘電率で板状の第1の誘電体を、それらの間にそれらよりも小さくかつ相対的に低誘電率で板状の第2の誘電体を介在させて積み重ねた構造をしている、③あるいは複数の円柱部と、それらを互いの間に隙間をあけて中央部で支える支柱部とを一体化した構造をしてい

はTE_{0,0}モードにおける電界E（第2図参照）に対して平行になるように積み重ねて構成している。

またこの例では、各誘電体161は中央部に貫通孔をそれぞれ有しており、そこに支柱14を通してこれと例えば接着することによって当該誘電体ブロック16を導電性のケース2内に固定している。ケース2は、金属製でも良いし、絶縁性セラミックスの表面に導電膜を形成したもののでも良い。この支柱14には、誘電体ブロック16本来の共振に悪影響を及ぼさないようにするため、低誘電率の材料を用いるのが好ましい。

この場合、各誘電体161は互いに電磁的に一体化されていれば良く、その手段は問わない（他の実施例においても同様）。例えば、各誘電体161を接着剤で相互に接着しても良いし、あるいは各誘電体161を支柱14に通してその上下端のもののみを支柱14に接着してそれを押え板のように用いて互いに圧接するだけでも良い。また、各誘電体161を支柱14に通すだけしてその上

特開平 2-168702(2)

ることを特徴とする。

（作用）

誘電体ブロックを上記のような構造にすると、①のものでは各接合面での誘電率が低下するため、②のものでは第1の誘電体間に隙間ができてそこでの誘電率が低下するため、③のものでは円柱部間に隙間ができてそこでの誘電率が低下するため、いずれもそこを主共振モード以外の共振モードにおける電界が通りにくくなり、その結果スプリアスが抑圧される。

（実施例）

第1図はこの発明の一実施例に係る誘電体共振器を示す縦断面図であり、第2図は第1図の誘電体ブロックの斜視図である。第6図の例と同等部分には同一符号を付し、以下においては従来例との相違点を主に説明する。

この実施例においては、前述した誘電体ブロック6に相当する円柱状の誘電体ブロック16を、複数の円板状の誘電体161を各接合面162が当該誘電体共振器の主共振モード、即ちこの例で

下端に別の押え板（例えば第3図の押え板20参照）を設けてこれを支柱14に接着することによって各誘電体161を互いに圧接するようにしても良い。この場合の押え板は、誘電体ブロック16の本来の共振に影響を及ぼさないように低誘電率の材料で作っても良いし、他と同じ誘電体で作ってそれを誘電体ブロックの一部と見なしても良い。

誘電体ブロック16を上記のように板状の誘電体161を積み重ねて構成すると、各接合面162に低誘電率の接着剤や空気が介在してそこでの誘電率が必然的に低下するため、そこを、主共振モードであるTE_{0,0}モード以外の共振モードにおける電界が通りにくくなる。例えばTMモードを例に取ると、その電界は誘電体ブロック16の軸16z（第2図参照）方向に向うが、そのような電界が接合面162を通りにくくなる。

その結果、主共振モード以外の共振モードの電磁界分布が生じにくくなり、スプリアスが抑圧される。

特開平 2-168702(3)

ところで、上記のような誘電体ブロック16中における軸15x方向の電界エネルギーの分布は、第1図中に破線18で示すように、中央部で最大の山形となる。従って、誘電体ブロック16を構成する誘電体161は、例えば第3図に示すように、上記のような電界エネルギー分布の形状に似せて上下端に近いもの程直径を小さくしても良く、そのようにしてもその主共振モードでの動作に殆ど支障を来たさない。

しかもそのようにすれば、誘電体ブロック16に余分な部分が無くなるので、不要共振モードの抑圧を一層大きくすることができると共に、誘電体ブロック16の材料の削減および軽量化を図ることができる。

また、誘電体ブロック16を構成する誘電体161の間に、例えば第4図あるいは第5図に示すように、リング状の隙間163をそれぞれ設けても良く、そのようにすれば、軸方向の電界が発生しにくくなり、不要モードの抑圧を一層大きくするという効果が得られる。

7

合手段の図示を省略している。

この実施例においては、誘電体ブロック26が、複数の第1の誘電体261を、それらの間に第2の誘電体262を介在させて積み重ねた構造している。そしてこのような誘電体ブロック26を、絶縁性材料より成る支持部材24によってケース2内に支持している。

第1の誘電体261は、それぞれ、中央部に貫通孔を有する円板状のものであり、かつ相対的に高い誘電率の材料で構成されている。

第2の誘電体262は、それぞれ、同じく中央部に貫通孔を有する円板状のものであり、かつ相対的に低い誘電率（例えば第1の誘電体261の誘電率が38の場合、6〜8程度の誘電率）の材料で構成されている。しかも第2の誘電体262は、それぞれ、第1の誘電体261に比べてその外形がかなり小さくされている。

従って、この誘電体ブロック26においては、第2の誘電体262がスペーサとして働き、各第1の誘電体261間にリング状の隙間263がそ

9

ところで、この明細書で述べているような誘電体共振器は、大電力（例えば数十W〜数百W程度の）回路において用いられる場合もあるが、その場合、第6図に示した従来の誘電体ブロック6では、スプリアスの問題以外に、その表面積が比較的小さいため放熱性が充分でなく、使用しているうちに誘電体ブロック6の温度が上昇し、その結果誘電体ブロック6の誘電率の変化に伴って共振周波数に変化したり、あるいはフィルタとして用いた場合にその電気的特性が劣化するという問題もある。

これに対して、上記第4図および第5図の実施例では、各誘電体161の空間に露出する表面積が増大するので、誘電体ブロック16の放熱性が著しく改善されるという効果も得られる。従って、上記のような温度上昇に伴う電気的特性の劣化を効果的に防止することができる。

第7図は、この発明の他の実施例に係る誘電体共振器を示す縦断面図である。なお、これ以降の実施例においては、誘電体ブロックと外部との結

8

れぞれで、そこでの誘電率が低下するので、第4図および第5図の実施例の場合と同様、軸方向の電界が発生しにくくなり、スプリアスが抑圧される。

しかもこの誘電体ブロック26においては、閉じ込められる電界エネルギーの90%以上が相対的に高い誘電率の第1の誘電体261側に集中するので、発熱の大部分は第1の誘電体261側で生じるが、隙間263があるため各第1の誘電体261は空間に大きな面積で露出されている。従って、この実施例では、誘電体ブロック26における発熱部分の表面積が効果的に増大するので、放熱性が著しく改善される。

例えば、第6図に示した従来構造により、共振周波数1GHzの共振器を構成し、50Wの電力を入力した場合、誘電体ブロック6において約30℃の温度上昇が見られたのに対して、第7図に示したように第1の誘電体261を5層構造とすることにより、誘電体ブロック26の温度上昇は約15℃程度に抑えることが可能となった。従っ

10

特開平 2-168702(4)

て、温度上昇に伴う電気的特性の劣化を効果的に防止し得ることがわかる。

なお、誘電体ブロック 26 における各第 1 の誘電体 261 の大きさは、第 3 図の実施例の場合と同様、例えば第 8 図に示すように、上下端に近いものほど直径を小さくしても良く、そのようにすれば不要共振モードの抑圧を一層大きくすることができると共に、誘電体ブロック 26 の材料の削減および軽量化を図ることができる。

更に、上記第 7 図および第 8 図の実施例では、スペーサとして低誘電率の第 2 の誘電体 262 を用いているので、その厚みをコントロールすることにより、誘電体ブロック 26 の共振周波数を制御することができる。例えば、第 7 図の実施例において、第 2 の誘電体 262 の厚みを変化させた場合、その正規化周波数 f は、第 9 図に示すように変化した。従って、第 2 の誘電体 262 の厚みを調整することにより、より正確に所望の共振周波数の共振器を得ることができる。

第 10 図ないし第 13 図は、それぞれ、この発

11

明の更なる実施例に係る誘電体共振器を示す縦断面図である。

これらの実施例においては、誘電体ブロック 36 が、複数の脚状部 361 と、それらを互いの間にリング状の隙間 363 をあけて中央部で支える支柱部 362 とを一体化した構造をしている。

ここで一体化とは、同一の材料で一体で構成していることを意味しており、このような構造の誘電体ブロック 36 は、例えばセラミックス材料を所定の型に入れて成形した後焼成するという通常の工程で容易に作ることができる。

支柱部 362 の中心部には、貫通孔を設けても良いし（例えば第 10 図および第 11 図の貫通孔 364 参照）、設けなくても良く（例えば第 12 図および第 13 図参照）、いずれにするかは任意である。

また誘電体ブロック 36 をケース 2 内で支持する手段としては、例えば、第 10 図に示すように誘電体ブロック 36 の貫通孔 364 に絶縁物製の支柱 34 を通して支持する手段、第 11 図に示す

ように絶縁物製で中空の支持台 37 で支持する手段、第 12 図に示すように絶縁物製でブロック状の支持台 38 で支持する手段、第 13 図に示すように絶縁物製で中空またはブロック状の支持台 38 および支持部材 39 で上下から支持する手段等が採り得るが、いずれにするかは任意である。

上記第 10 図ないし第 13 図いずれの実施例においても、その誘電体ブロック 36 の各脚状部 361 間にリング状の隙間 363 がそれぞれできており、そこでの誘電率が低下するので、軸方向の電界が発生しにくくなり、スプリアスが押圧される。

また、脚状部 361 間に隙間 363 を設けた構造とすることで空間に露出する表面積が増大するので、当該誘電体ブロック 36 の放熱性も向上する。従って、その温度上昇に伴う電気的特性の劣化を効果的に防止することができる。

更に、同上の理由から、当該誘電体ブロック 36 を焼成するときの各部への火の通りが良くなるので、第 6 図に示したような従来の誘電体ブロッ

ク 6 の場合に比べて、当該誘電体ブロック 36 の、特にそれを大型化したときの焼成時間が短くなる。

しかも、上記誘電体ブロック 36 は一体物であるため、上述した他の実施例の場合に比べて、そのケース 2 内への組込作業が簡略化される。

なお、上記いずれの実施例においても、誘電体ブロックには貫通孔を設ける方がスプリアス抑圧等の点で有利であるが、必ず設けなければならないものではない。

また、以上はいずれも主共振モードが TE_{011} である場合を例示したが、この発明は必ずしもそれに限定されるものではなく、 TE モードであればそれ以外の共振モード、例えば TE_{010} モード、 TE_{111} あるいはその変形モード等にも広く適用することができる。その場合、誘電体ブロックの全体の形状等は所要とする主共振モードに応じて変えれば良い。例えば、 TE_{111} あるいはその変形モードの場合は、誘電体ブロックの全体の形状を例えば角柱状にすれば良い。

また、誘電体共振器としての構造、例えばケー

13

14

スの構造、ケース内に収納する誘電体ブロックの個数、外部との結合手段等も必ずしも上記例のようなものに限定されるものではない。

〔発明の効果〕

この発明は、上記のとおり構成されているので、次のような効果を奏する。

即ち、誘電体ブロックを、複数の板状の誘電体を各接合面が当該誘電体共振器の主共振モードにおける電界に対して平行になるように積み重ねた構造にすると、各接合面で誘電率が低下してそこを主共振モード以外の共振モードにおける電界が通りにくくなるので、スプリアスを抑圧することができる。

また、誘電体ブロックを、複数の相対的に高誘電率で板状の第1の誘電体を、それらの間にそれらよりも小さくかつ相対的に低誘電率で板状の第2の誘電体を介在させて積み重ねた構造にすると、第1の誘電体間に隙間ができてそこでの誘電率が低下するので、この場合もスプリアスを抑圧することができる。しかも、誘電体ブロックの発熱部

振器を示す縦断面図である。第2図は、第1図の誘電体ブロックの斜視図である。第3図ないし第5図は、それぞれ、誘電体ブロックの他の例を示す縦断面図である。第6図は、従来の誘電体共振器の一例を示す縦断面図である。第7図および第8図は、それぞれ、この発明の他の実施例に係る誘電体共振器を示す縦断面図である。第9図は、第7図の実施例において第2の誘電体の厚みを変化させた場合の共振周波数の変化を示す図である。第10図ないし第13図は、それぞれ、この発明の更に他の実施例に係る誘電体共振器を示す縦断面図である。

2... 導電性のケース、16... 誘電体ブロック、161... 誘電体、162... 接合面、26... 誘電体ブロック、261... 第1の誘電体、262... 第2の誘電体、36... 誘電体ブロック、361... 脚状部、362... 支柱部。

代理人 弁理士 山本恵二

特開平 2-168702(5)

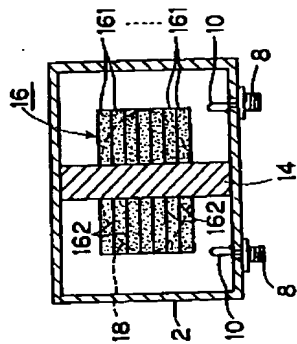
分の表面積が増大するので、その放熱性が改善され、従って誘電体ブロックの温度上昇に伴う電気的特性の劣化を効果的に抑制することができる。更に、第2の誘電体の厚みを変更することにより、共振周波数の制御も容易であり、従って所望通りの共振周波数の誘電体共振器やフィルタを容易に得ることが可能となる。

また、誘電体ブロックを、複数の脚状部と、それらを互いの間に隙間をあけて中央部で支える支柱部とを一体化した構造にすると、各脚状部間に隙間ができてそこでの誘電率が低下するので、この場合もスプリアスを抑圧することができる。しかも、誘電体ブロックの表面積が増大するので、その放熱性が向上して温度上昇に伴う電気的特性の劣化を効果的に抑制することができると共に、焼成時の火の通りが良くなって焼成時間が短縮される。更に、当該誘電体ブロックは一体物であるため、そのケース内への組込作業が簡略化される。

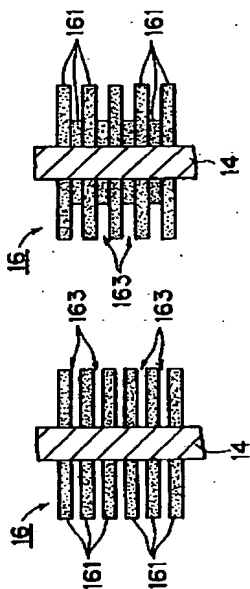
4. 図面の簡単な説明

第1図は、この発明の一実施例に係る誘電体共

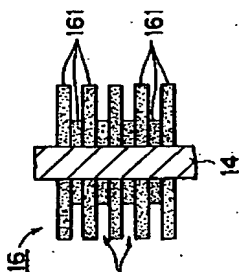
第 1 圖



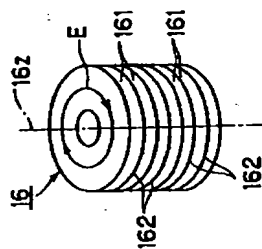
第 4 圖



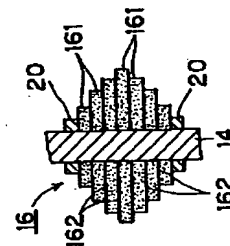
第 5 圖



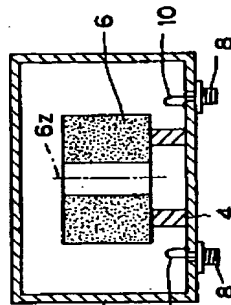
第 2 圖



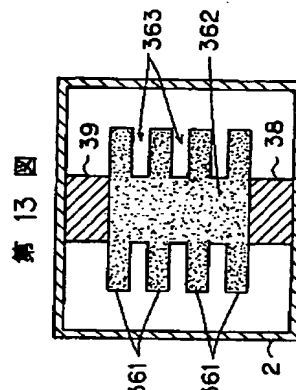
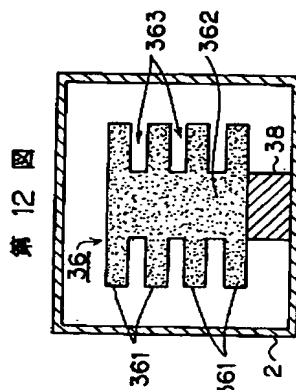
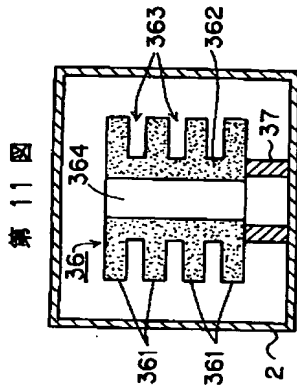
第 3 圖



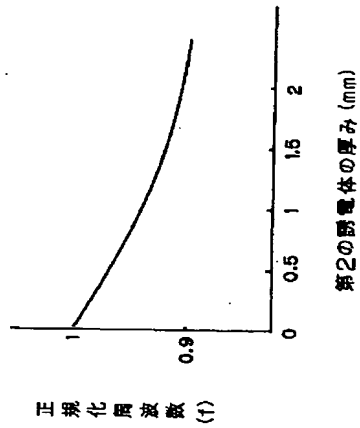
第 6 圖



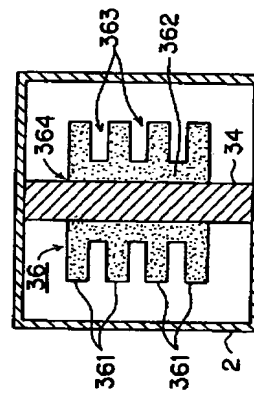
特開平 2-168702(7)



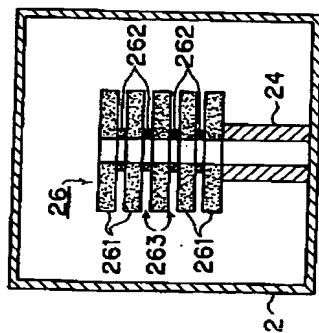
第 9 図



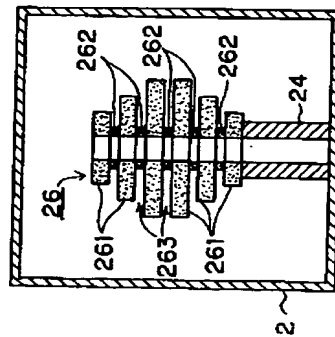
第 10 図



第 7 図



第 8 図



特開平 2-168702(8)

第1頁の続き

優先権主張 ◎昭63(1988)9月29日◎日本(JP)◎実願 昭63-127713
◎発明者 田 中 裕 明 京都府長岡京市天神2丁目26番10号 株式会社村田製作所
内